

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局(43)国際公開日
2004年10月21日 (21.10.2004)

PCT

(10)国際公開番号
WO 2004/090966 A1

552468

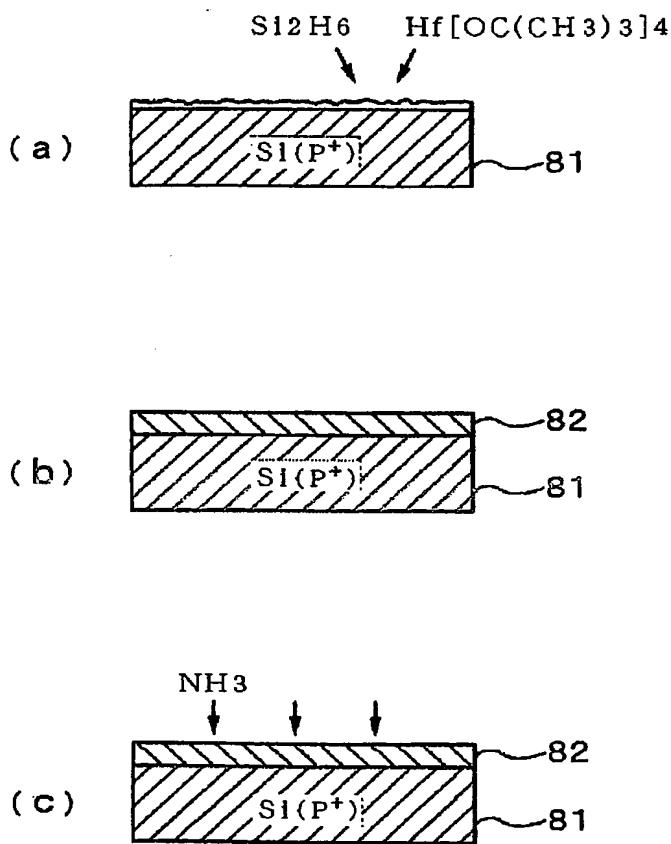
- (51)国際特許分類⁷: H01L 21/316, 21/31
- (21)国際出願番号: PCT/JP2004/005082
- (22)国際出願日: 2004年4月8日 (08.04.2004)
- (25)国際出願の言語: 日本語
- (26)国際公開の言語: 日本語
- (30)優先権データ:
特願2003-104437 2003年4月8日 (08.04.2003) JP
- (71)出願人(米国を除く全ての指定国について): 東京エレクトロン株式会社 (TOKYO ELECTRON LIMITED) [JP/JP]; 〒1078481 東京都港区赤坂五丁目3番6号 Tokyo (JP).

- (72)発明者; および
(75)発明者/出願人(米国についてのみ): 中島滋 (NAKAJIMA, Shigeru) [JP/JP]; 〒1078481 東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内 Tokyo (JP). 崔東均 (CHOI, Dong-Kyun) [KR/JP]; 〒1078481 東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内 Tokyo (JP). 藤原友紀 (FUJIWARA, Tomonori) [JP/JP]; 〒1078481 東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内 Tokyo (JP). 池川寛晃 (IKEGAWA, Hiroaki) [JP/JP]; 〒1078481 東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内 Tokyo (JP). 中村源志 (NAKAMURA, Genji) [JP/JP]; 〒1078481 東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内 Tokyo (JP).

[続葉有]

(54)Title: METHOD OF FORMING FILM AND FILM FORMING APPARATUS

(54)発明の名称: 成膜方法及び成膜装置



(57)Abstract: It is intended to increase the crystallization temperature of a hafnium compound film useful as a film of high dielectric constant such as a gate oxide film of MOSFET. In a heated vacuum atmosphere, a vapor of hafnium organic compound together with monosilane gas or disilane gas is introduced in a reaction vessel and reacted with each other to thereby form a hafnium silicate film on a substrate. The obtained film exhibits a high crystallization temperature due to the crystallization inhibiting effect of silicon. In another embodiment, an oxygen-containing hafnium compound film is annealed in a heated ammonia gas atmosphere. This annealing also increases the crystallization temperature of the oxygen-containing hafnium compound film.

(57)要約: 本発明は、MOSFETのゲート酸化膜などの高誘電率膜として有効なハフニウム化合物膜の結晶化温度を高めることを目的としている。加熱された減圧雰囲気下において、反応容器内にてハフニウム有機化合物の蒸気とモノシリランガスあるいはジシリランガスとを反応させることにより、ハフニウムシリケート膜を基板上に成膜する。得られた膜は、シリコンの結晶化抑制効果により、結晶化温度が高い。本発明の他の実施の形態においては、含酸素ハフニウム化合物膜が加熱されたアンモニアガス雰囲気でアニールされる。このアニールによっても、含酸素ハフニウム化合物膜の結晶化温度が高められる。



- (74) 代理人: 吉武 賢次, 外(YOSHITAKE, Kenji et al.); 〒1000005 東京都千代田区丸の内三丁目2番3号富士ビル323号協和特許法律事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

成膜方法及び成膜装置

技術分野

本発明は、MOSFET (Metal Oxide Semiconductor Field Effect Transistor) のゲート酸化膜あるいはメモリセルの容量素子などに好適に用いることができる高誘電率膜を成膜する方法及び装置に関する。

発明の背景

半導体装置の特性に対しては種々の厳しい要求がある。例えば、MOSFET のゲート酸化膜については、リーク電流が小さいこと、耐電圧が大きいこと、信頼性が高いことが求められてきたが、近年、更なる動作速度の向上を図るため、容量を小さくすることがさらに求められている。膜厚を薄くすれば容量は小さくなるが、従来からゲート酸化膜として用いられているシリコン酸化膜 (SiO_2) は、膜厚を薄くするとリーク電流が無視できない程度に大きくなってしまうという問題がある。

このため、近年ではシリコン酸化膜よりも比誘電率の高い材料が採用されてきている。高比誘電率材料は、物理的膜厚（実際の膜厚）を大きくしても電気的膜厚を小さくでき、また、物理的膜厚が大きいためにリーク電流を小さくできる利点がある。電気的膜厚 (T_0) とは、或る材料からなる膜の厚さを容量を基準としてシリコン酸化膜の厚さに換算したものであり、次式で表すことができる。

$$T_0 = (\varepsilon_0 / \varepsilon_1) \times T_1$$

但し、 T_1 はその膜の物理的膜厚、 ε_1 はその膜を形成する材料の比誘電率、 ε_0 はシリコン酸化膜の比誘電率、である。

近年、高誘電率膜としてハフニウム酸化膜 (HfO_2 膜) が注目されている。ハフニウム酸化膜は、比誘電率がおよそ 40 であり、比誘電率がおよそ約 4 程度であるシリコン酸化膜に比べてかなり高い誘電率を有している。

J P 2 0 0 2 - 3 4 3 7 9 0 A には、テトラターシャリープトキシハフニウム

などの有機金属化合物原料と酸素ラジカル若しくは窒素ラジカルとを交互に照射することにより、基板上にハフニウム酸化膜を成膜することが記載されており、また、テトラターシャリーブトキシハフニウムおよびテトラメチルシランの混合物と酸素ラジカルとを交互に照射することにより、ハフニウムシリケート膜が形成されることが記載されている。

J P 2 0 0 2 - 2 4 6 3 8 8 Aには、減圧CVD法により、ハフニウムの有機化合物と酸化ガスである酸素又はオゾンとを反応させることにより、ハフニウム酸化膜を成膜することが記載されており、また、ハフニウム及びシリコンを含む液体有機化合物を原料として用いることが示唆されている。

M O S F E Tの製造工程においては、ゲート酸化膜を成膜した後、ポリシリコン膜を積層して、これにボロンまたは燐を打ち込んでゲート電極とし、その後1000°C程度で短時間のアニールが行われる。ハフニウム酸化膜は、短時間といえども高温に曝されると、その一部が結晶化してしまう。ハフニウム酸化膜が結晶化すると、結晶粒子間で電流がリークしてしまい、ゲート酸化膜のリーク電流が大きくなるという問題が生じる。

テトラターシャリーブトキシハフニウムにテトラメチルシランなどの有機化合物を混合してハフニウムシリケート膜を成膜することにより、シリコンの存在により膜の結晶化温度が改善されるかもしれない。しかし、シリコンの供給源として有機材料を用いると、ハフニウムシリケート膜中に取り込まれる炭素の量が多くなってしまう。このことは、固定電荷の増加、デバイスの信頼性の低下及び耐電圧不良などの問題を生じさせる。また、シリコンの含有量は液体有機化合物の混合比により決定されるため、この混合比が他のプロセス条件と相容れない場合もある。

発明の開示

本発明はこのような事情の下になされたものであり、その主要な目的は、結晶化温度が高いハフニウム化合物膜を成膜する方法及び成膜装置を提供することにある。

本発明の第1の観点による成膜方法は、反応容器内にてハフニウム有機化合物

とシラン系ガスとを反応させてハフニウムシリケート膜を基板上に成膜することを特徴とする。成膜にあたってはCVD(chemical vapor deposition)法を用いることができ、その場合反応容器内は加熱された減圧雰囲気とされ、ハフニウム有機化合物は蒸気の状態で反応容器内に供給される。シラン系のガスとして $\text{Si}_n\text{H}_{(2n+2)}$ で表現することができるガスを用いることができ、好適にはモノシラン(SiH_4)ガスあるいはジシラン(Si_2H_6)ガスを用いることができる。モノシランガス及びジシランガスの両方を一緒に用いることも可能である。

本発明方法により得られるハフニウムシリケート膜には、当該膜に取り込まれたシリコンが当該膜の結晶化を抑制するため、ハフニウムシリケート膜を昇温したときに当該膜が結晶化に至る温度が高い。従って、ハフニウムシリケート膜を成膜した後にハフニウムシリケート膜が高温に曝される場合、例えばハフニウムシリケート膜の成膜後にハフニウムシリケート膜に積層されるポリシリコン膜のアニールが行われる場合に、ハフニウムシリケート膜が結晶化しにくくなり、ハフニウムシリケート膜のリーク電流が少なくなる。また、シリコンの添加源としてモノシランガスあるいはジシランガスなどのシラン系ガスを用いているので、ガスの供給量を調整することによりシリコンの含有量を自由に簡単に調整できる。

本発明で得られるハフニウムシリケート膜は、好適にはMOSFETのゲート酸化膜に適用されるが、その他の要素、例えばメモリセルの容量素子にも適用することができる。

本発明の第2の観点による成膜方法は、基板上にハフニウムおよび酸素を含むハフニウム化合物膜を成膜した後、当該膜を窒素及び水素からなる化合物ガス、例えばアンモニアガスの雰囲気でアニールすることを特徴とする。このようなアニールにより、含酸素ハフニウム化合物膜の結晶化温度をより高くすることができる。また、含酸素ハフニウム化合物膜をアニールした後、その上にシリコン窒化膜を成膜してもよい。シリコン窒化膜も高誘電率膜であり、従ってこの場合、ハフニウム化合物膜およびシリコン酸化膜からなる2層構造の高誘電率膜が構成される。なお、本発明の第2の観点に係る含酸素ハフニウム化合物膜は、好ましくは本発明の上記第1の観点による成膜方法により得られたハフニウムシリケート膜であるが、これには限定されず、シリコンを含まないものであってもよい。

このようなシリコンを含まない含酸素ハフニウム化合物膜においても、窒素及び水素からなる化合物ガス雰囲気下でのアニールによる結晶化温度の改善効果は生じる。

以上のように本発明によれば、シリコンが取り込まれたハフニウム化合物膜（ハフニウムシリケート膜）が得られ、このシリコンによる結晶化抑制の働きにより結晶化温度の高いハフニウム化合物膜が得られる。従って例えばこのハフニウム化合物膜がその後のプロセスで高温雰囲気に曝されても結晶化が抑えられ、電圧を印加したときのリーク電流が少ない。そしてシリコンの添加源としてモノシランガスあるいはジシランガスなどのシラン系ガスを用いているので、ガスの供給量を調整することによりシリコンの含有量を自由に簡単に調整できる。

また本発明によれば、ハフニウム化合物膜を、アンモニアガスなどにより加熱雰囲気下でアニールしているため、実施例からも明らかなように結晶化温度の高いハフニウム化合物膜が得られる。

更に、本発明は上記の成膜方法を実行するために好適に用いることができる成膜装置を提供する。この成膜装置は、基板が搬入される反応容器と、この反応容器内の雰囲気を加熱する加熱手段と、ハフニウム有機化合物の蒸気を前記反応容器に供給する第1のガス供給手段と、シラン系のガスを前記反応容器に供給する第2のガス供給手段と、前記反応容器内の圧力を調整する圧力調整手段と、前記反応容器内にてハフニウム有機化合物とシラン系ガスとを反応させてハフニウムシリケート膜が基板上に成膜されるように前記加熱手段、第1のガス供給手段、第2のガス供給手段及び圧力調整手段を制御する制御手段と、を備えている。

図面の簡単な説明

図1は、本発明の成膜装置の一実施形態を示す縦断面図である。

図2は、本発明による成膜方法の一連の工程を模式的に示す説明図である。

図3は、本発明による他の成膜方法の一連の工程を模式的に示す説明図である。

図4は、ハフニウム有機化合物とジシランガスとを用いて得られたハフニウムシリケート膜の加熱後におけるX線回折分析の結果を示すグラフである。

図5は、ハフニウム有機化合物とモノシランガスとを用いて得られたハフニウ

ムシリケート膜の加熱後におけるX線回折分析の結果を示すグラフである。

図6は、シラン系ガスを用いないで得られたハフニウム酸化膜の加熱後におけるX線回折分析の結果を示すグラフである。

図7は、ジシランガスを用いて成膜された後にアンモニアガス雰囲気でアニールされたハフニウムシリケート膜の加熱後におけるX線回折分析の結果を示すグラフである。

図8は、モノシランガスを用いて成膜された後にアンモニアガス雰囲気でアニールされたハフニウムシリケート膜の加熱後におけるX線回折分析の結果を示すグラフである。

図9は、N型シリコン基板—ハフニウムシリケート膜—シリコン窒化膜—P型ゲート電極からなるMOSキャパシタ構造における電圧—容量特性をシリコン窒化膜有りの場合と無しの場合とで比較して示すグラフである。

好適な実施形態の説明

まず、成膜方法を実施するための成膜装置について図1を参照しながら説明する。図1は、縦型熱処理装置であるバッチ式の減圧CVD装置の構成を示している。図1中の符号1は、石英で作られた内管1a及び外管1bを有する二重管構造の反応管すなわち反応容器である。反応管1の下部には、金属製の筒状のマニホールド11が設けられている。内管1aの上端は開口しており、内管1aの下端はマニホールド11の内側突起に支持されている。外管1bの上端は塞がれており、外管1bの下端はマニホールド11の上端に気密に接合されている。符号12はベースプレートを指している。

図1は、反応管1内に成膜処理のためにウェハWが搬入された状態を示している。反応管1内には、複数枚のウェハW（すなわち被処理体）が各々水平な状態で上下に間隔をおいて、石英製のウェハポート2（すなわち保持具）に載置されている。典型的には、ウェハポート2には、25枚の製品ウェハが搭載され、更に製品ウェハの上下にダミーウェハが搭載される。ウェハポート2は、石英製の保温ユニット22の設置領域を介して蓋体21の上に保持されている。保温ユニット22は、石英フィンからなる断熱ユニット及び発熱体ユニットを組み合わ

せて成る。保温ユニット22の中央には回転軸23が貫通しており、ポートエレベータ24に設けられたモータMにより、回転軸23を介してウェハポート2が回転させられる。

蓋体21は、ウェハポート2を反応管1内に搬入および搬出するためのポートエレベータ24の上に搭載されており、上限位置にあるときにはマニホールド11の下端開口部を閉塞する。

反応管1の周囲には、これを取り囲むように例えば抵抗発熱ヒータ素線からなるヒータ30（すなわち加熱手段）が設けられている。ヒータ30の構造の一例として、高純度の細いカーボンファイバの束を編むことにより得られた線状の可撓性のカーボンワイヤを透明な石英管の中に封入したものが挙げられる。図示例では、ヒータには、反応管1内の大部分の領域を覆うメインヒータ、メインヒータの上下に配置されたサブヒータ、並びに反応管1の天井部に配置されたヒータが含まれるが、これらメインおよびサブヒータにはすべて参照符号30が付してある。なお、ヒータ30の周囲には、図示していないが、炉本体（カバー）が設けられる。

マニホールド11の周囲には、第1のガス供給管4、第2のガス供給管5及び第3のガス供給管6が設けられており、これらはそれぞれ内管1aの中にガスを供給することができる。第1のガス供給管4には、ハフニウム有機化合物例えばテトラターシャリーブトキシハフニウム($Hf[OC(CH_3)_3]_4$)の供給源である液体ソース供給源41、バルブ42、液体マスフローコントローラ43、気化器44及びバルブ45が、上流側からこの順で設けられている。液体ソース供給41は、液体状態のハフニウム有機化合物を貯留したタンクに加圧されたガスを供給することによってハフニウム有機化合物が押し出されるように構成された装置からなる。

第2のガス供給管5には、シリコン系のガス例えばジシラン(Si_2H_6)ガスを供給するジシランガス供給源51、バルブ52、流量調整部であるマスフローコントローラ53及びバルブ54が、上流側からこの順で設けられている。また、第3のガス供給管6には、アンモニア(NH_3)ガスを供給するアンモニアガス供給源61、バルブ62、流量調整部であるマスフローコントローラ63及びバ

ルブ 6 4 が、上流側からこの順で設けられている。なお各ガス供給管 4 ~ 6 にそれぞれ設けられているバルブ、フローコントローラ、気化器等のガス供給用機器群は、それぞれ第 1 のガス供給手段 4 0 、第 2 のガス供給手段 5 0 及び第 3 のガス供給手段 6 0 を構成している。

マニホールド 1 1 には、内管 1 a と外管 1 b との間の空間を排気できるように排気管 1 3 が接続されている。この排気管 1 3 には、圧力調整部 1 4 を介して図示しない真空ポンプが接続されている。

この減圧 CVD 装置はコンピュータからなる制御部 7 を備えている。この制御部 7 は、処理プログラムを起動し、図示しないメモリ内のプロセスレシピの記載事項を読み出してそのレシピに基づいて処理条件を制御する機能を有し、ヒータ 3 0 、圧力調整部 1 4 及び第 1 ~ 第 3 のガス供給手段 4 0 ~ 6 0 を制御するための制御信号を出力する。

次に、上述の減圧 CVD 装置を用いて実行される本発明による成膜方法の第 1 の実施の形態について述べる。まず、半導体ウェハ W を保持するウェハポート 2 がポートエレベータ 2 4 により上昇され、反応管 1 内に搬入される。この状態が図 1 に示されている。シリコンウェハ W には、N 型あるいは P 型のシリコン膜が既に表面に形成されている。ウェハポート 2 が搬入されてマニホールド 1 1 の下端開口が蓋体 2 1 により塞がれた後、ヒータ 3 0 により反応管 1 内の温度を所定のプロセス温度（例えば 200 ~ 300 °C）に昇温するとともに、排気管 1 3 を介して真空ポンプ 1 5 により反応管 1 内を排気して所定の真空中度とする。

反応容器内が所定のプロセス温度で安定した後、液体のテトラターシャリーブトキシハフニウムが、液体ソース供給源 4 1 から送り出され、液体マスフローコントローラ 4 3 により所定流量（例えば 0.02 sccm ~ 1 sccm）に調整された後に気化器 4 4 に送られ、気化器 4 4 で気化されて蒸気とされ、この蒸気が反応管 1 内に供給される。また、ジシランガスが、マスフローコントローラ 5 3 により所定流量（例えば 50 ~ 1000 sccm）に調整されて第 2 のガス供給管 5 を通って反応管 1 内に供給される。更に、圧力調整部 1 4 により、反応管 1 内の圧力が所定圧力、例えば 26.6 Pa ~ 133 Pa (0.2 ~ 1.0 Torr) の減圧雰囲気に調整される。これにより、反応管 1 内で、テトラターシャリーブトキシハフニウ

ム及びジシランガスが熱分解し、ハフニウム、酸素及びシリコンを含む薄膜、すなわちハフニウムシリケート膜がウエハW上に成膜される。なお、成膜処理の間、ウエハポート2はモータMにより回転している。

こうして成膜処理が所定時間行われた後、成膜ガスの供給を停止し、反応管1内を不活性ガスで置換し、ウエハポート2を反応管1から搬出（アンロード）する。なお、搬出されたウエハWに対して、その後、別の成膜装置により、ゲート電極となるポリシリコン膜の成膜が行われる。

上記の成膜処理により、ハフニウム及び酸素の他にシリコンが含まれるハフニウムシリケート膜が成膜される。シリコンはハフニウム酸化物の結晶化を抑える働きがあるので、後述の実施例からも明らかのように、得られたハフニウム化合物膜（すなわち高誘電率膜）は結晶化温度が高い。従って、例えばMOSFETの製造工程においてハフニウムシリケート膜の上のポリシリコン膜に対して高温アニール処理がされても、ハフニウムシリケート膜の結晶化が抑えられる。このため、ハフニウムシリケート膜からなるゲート酸化膜のリーク電流が少なくなり、電気的特性の良好なMOSFETが得られる。

また、分解温度の低いジシランガスを用いているので、ハフニウム化合物膜中のシリコンの含有量を多くすることができ、結晶化抑制効果が大きい。また、ジシランガスは炭素を含まないため、シリコン供給源としてシリコン有機化合物を用いる場合のように、ハフニウム化合物膜中の炭素含有量が多くなることが避けられる。

この実施の形態ではシラン系ガスとしてジシランガスを用いているが、モノシラン(SiH_4)ガスを用いてもよいし、その他の $\text{Si}_n\text{H}_{(2n+2)}$ で表されるガスを用いてもよい。

次に本発明による成膜方法の第2の実施の形態について述べる。この第2の実施の形態では、ハフニウム化合物膜を加熱した状態で当該膜に窒素および水素の化合物例えばアンモニア(NH_3)ガスを供給してアニール処理（すなわち改質処理）を行う。

このアニール処理は、上述した第1の実施形態におけるハフニウムシリケート膜の成膜に引き続いて行うことができる。この場合、ウエハW（すなわち被処理

基板)は、反応管1から搬出することなく、すなわち大気雰囲気にさらすことなく連続して処理することができる。

ハフニウムシリケート膜の成膜が終了したら、反応管1内のガスを図示しない真空ポンプにより完全に排出し、その後、反応管1内を所定温度(例えば500～900°C)に昇温する。次に、第3のガス供給管6によりアンモニアガスを所定流量(例えば2slm)で供給しながら、反応管1内の圧力を所定圧力、例えば $2.66 \times 10^2 \sim 1.60 \times 10^4 \text{ Pa}$ (2～120Torr)となるように調整し、所定時間(例えば5～60分間)アニール処理を行う。

このような一連の処理は、制御部7が所定のレシピを読み出して各部を制御することによって行われる。

図2は一連の工程を模式的に記載した図である。図2の(a)および(b)はP型のシリコン膜(シリコン層)81の上にテトラターシャリーブトキシハフニウム及びジシランガスによりハフニウムシリケート膜82を成膜する工程を示しており(第1の実施の形態に対応)、図2の(c)は、ハフニウムシリケート膜82に対してアニール処理を行っている様子を示している(第2の実施の形態に対応)。このようにハフニウム化合物膜例えばハフニウムシリケート膜をアンモニアによりアニールすると、後述の実施例から明らかかなように結晶化温度が例えば50°C程度向上する。その理由については明らかでないが、Si-N及びHf-Nの結合が形成され、これによりHfO₂とSiO₂とが相分離することを抑制し、結晶化が抑制されているためと考えられる。

なお、この第2の実施形態ではハフニウムシリケート膜をアニールした場合について述べたが、アンモニアを用いたアニールは、他の含酸素ハフニウム化合物膜、例えばテトラターシャリーブトキシハフニウムを熱分解して得たハフニウム酸化膜の結晶化抑制にも有効である。またハフニウム化合物膜の成膜とアンモニアを用いたアニール処理とを別個の装置で行うようにしてもよい。

次に図3を参照して本発明による成膜方法の第3の実施の形態について述べる。まず、上述した第1および第2の実施の形態と同様にして、図3の(a)～(c)に示す工程が行われる。そして、工程(c)の後に、アンモニアでアニールしたハフニウムシリケート膜82の上に、図3(d)および(e)に示すよう

にアンモニアガスとジクロロシラン (SiH_2Cl_2) ガスとを用いてシリコン窒化膜 (Si_3N_4) 8 3を成膜する。なお、典型的な実施形態において、シリコン窒化膜の成膜条件は、反応管内温度（プロセス温度）が650°C、反応管内圧力（プロセス圧力）が0.15Torr、アンモニアガスおよびジクロロシランガスの流量がそれぞれ150sccmおよび30sccmとされ、これにより約0.35nm程度の膜厚のシリコン窒化膜が成膜される。更に、図3の(f)に示すように、シリコン窒化膜8 3の上に、当業者においては公知の方法で、ゲート電極となるポリシリコン膜8 4が形成される。

なお、図3に示す実施形態では、シリコン膜8 1をN型、ポリシリコン膜8 4をP型としている。ここにこの構成を例示したのは、積層体に電圧を印加して電気的特性を評価するときにはポリシリコン膜8 4はP型のものが用いられるからである。図3に示す実施形態において、シリコン膜8 1をP型、ポリシリコン膜8 4をN型とすることもできる。

このような製造工程でゲート電極構造を製作すると、ハフニウムシリケート膜8 2の上に直接ポリシリコン膜8 4を積層したときに比べて後述の実施例からも明らかのようにゲート電極（ポリシリコン膜8 4）とシリコン膜8 1との間に電圧を印加したときのフラットバンド電圧（ V_{fb} ）シフトを抑制することができる。その理由は、ハフニウムシリケート膜の上に直接ポリシリコン膜を成膜すると、これらの膜の界面で何らかの反応物質が生成されてこの反応物質が要因となって V_{fb} シフトが増えるが、これらの膜の間にシリコン窒化膜8 3を介在させるとこれがバリア層となって、ハフニウムシリケート膜とポリシリコン膜との間の反応が阻止されることによるものと思われる。

上述した第1～第3の実施形態にて用いた液体ソースとしてのハフニウム有機化合物は、テトラターシャリーブトキシハフニウムに限定されるものではなく、他のハフニウムアルコキシド、例えば $\text{Hf}(\text{OC}_3\text{H}_7)_4$ であってもよい。また、ハフニウム化合物膜のアニール時に用いるガスは、アンモニアに限定されるものではなく、他の窒素及び水素からなる化合物のガス、例えばヒドラジン (N_2H_2) であってもよい。また、ハフニウム酸化膜がその上に形成される層（図2および図3で符号8 1で示した層）は、P型またはN型シリコン基板自体であって

もよいし、シリコン基板上に形成されたP型またはN型のシリコン膜であってもよい。更には、本発明により得られる高誘電率膜は、ゲート酸化膜の他に、例えばメモリに用いられる容量素子として使用するともできる。むろん、成膜時に用いられる成膜装置はバッチ式のものに限らず、枚葉式のものであってもよい。

以下に、本発明の利点を具体的実施例に基づいて説明する。

[実施例 1]

図1に示す縦型熱処理装置を用い、既にP型シリコン膜が表面に形成されている複数のシリコン基板の上に、膜厚が約15nmのハフニウムシリケート膜を成膜した。成膜条件は以下の通りである。

反応管内温度：250°C

反応管内圧力：40Pa

テトラターシャリーブトキシハフニウム流量：0.25scm (液体流量)

ジシランガス流量：1000scm

上記の条件で作成されたハフニウムシリケート膜の結晶化温度を調べるため、各基板をそれぞれ不活性ガス雰囲気下で800°C、850°C、900°C及び950°Cの温度で1分間加熱した。そして、加熱後のハフニウムシリケート膜に対して、X線回折分析を行った。その結果を図4に示す。この結果から分かるように、900°Cで加熱した基板では回折角2θが30度付近の位置に酸化ハフニウム(111)のピークが現れているが、850°Cで加熱した基板ではそのようなピークは現れていない。このことより、上記成膜条件で得られたハフニウムシリケート膜は850°Cでは結晶化しないことが分かる。

[実施例 2]

ジシランガスの代わりにモノシランガスを用いて、既にP型シリコン膜が表面に形成されている複数のシリコン基板の上に、膜厚が約15nmのハフニウムシリケート膜を成膜した。モノシランガスの流量は、実施例1と同じく1000scmである。その他の成膜条件は、実施例1と同じである。

得られた基板を実施例1と同じ条件で加熱し、その後X線回折分析を行った。

その結果を図5に示す。この結果から分かるように、850°Cで加熱した基板ではピークが現れているが、800°Cで加熱した基板ではピークが現れていない。このことより、実施例2に係る成膜条件で得られたハフニウムシリケート膜は、800°Cでは結晶化しないことが分かる。

モノシランガスを用いた場合でもハフニウムシリケート膜の結晶化温度は十分に高いが、ジシランガスを用いた場合に比べて結晶化温度が低くなっている。この理由は、ジシランガスは分解温度がモノシランガスよりも低いため、モノシランガスを用いた場合よりもハフニウムシリケート膜中に取り込まれるシリコンの量が多く、このためシリコンの含有量、すなわち膜中のハフニウムに対するシリコンの組成比が多いことに起因していると考えられる。

[比較例1]

実施例1、2と同じ装置を用い、既にP型シリコン膜が表面に形成されている複数のシリコン基板の上に、膜厚が15nmの酸化ハフニウム膜を成膜した。成膜条件は以下の通りである。即ち、比較例1においては成膜にシラン系ガスを用いていない。

反応管内温度：250°C

反応管内圧力：40Pa

テトラターシャリーブトキシハフニウム流量：0.1sccm (液体流量)

酸素ガス流量：1slm

上記成膜処理を施した各基板をそれぞれ不活性ガス雰囲気下で450°C、600°C及び800°Cの温度で1分間加熱した。そして、加熱後の酸化ハフニウム膜に対してX線回折分析を行った。その結果を図6に示す。この結果から分かるように、450°Cで加熱した基板では回折角2θが30度付近の位置に酸化ハフニウム(111)のピークが現れていないが、600°Cで加熱した基板についてはそのようなピークが現れている。従って、この比較例1に係る成膜条件にて得られたハフニウム化合物膜は、600°Cでは結晶化し、実施例1、2に係る成膜条件にて得られたハフニウム化合物膜より結晶化温度が低い。このことからモノシランガスやジシランガスを原料ガスとして用いることにより、ハフニウム化合物

膜の結晶化温度を高くできることが分かる。

[実施例 3]

実施例 1 と同じ成膜条件（ジシランガスを使用）で、複数の P 型シリコン基板の上にそれぞれ、膜厚 12.63 nm のハフニウムシリケート膜を成膜した。次いで、このハフニウムシリケート膜を成膜した装置とは別の縦型熱処理装置を用いて、当該膜に対してアンモニアガス雰囲気下でアニール処理を行った。アニール条件は以下の通りである。

反応管内温度：600～900°C

反応管内圧力： $2.66 \times 10^2 \text{ Pa}$ (2 Torr)

アンモニアガス流量：2 slm

アニール時間：30 分

上記のアニール処理後の基板を実施例 1 と同一の条件で加熱し、基板表面の薄膜に対して同様の分析を行った。その結果を図 7 に示す。この結果から分かるように、950°C で加熱した基板ではピークが現れているが、900°C で加熱した基板についてはピークが現れていない。従ってこの実施例 3 に係る成膜条件およびアニール条件により得られたハフニウムシリケート膜は、900°C では結晶化しないことが分かる。これに対して、実施例 1 (アニール無し) に係る成膜条件で得られたハフニウムシリケート膜は 900°C では結晶化している。このことから、アンモニアによりアニールすることによりハフニウムシリケート膜の結晶化温度が高くなることが分かる。

また、実施例 1 と同じ成膜条件で、複数の N 型シリコン基板の上にそれぞれ、膜厚 12.63 nm のハフニウムシリケート膜を成膜した。その後、上記実施例 3 と同じアニール条件でハフニウムシリケート膜のアニールを行った。その後、ハフニウムシリケート膜の上にポリシリコン膜を成膜し、このポリシリコン膜にボロンを打ち込んでゲート電極を構成した。以上により、MOS キャバシタ構造を作成した。これとは別に、ハフニウムシリケート膜のアニールを行わない点のみ

が異なる、MOSキャパシタ構造を作成した。これらMOSキャパシタ構造のゲート電極とN型シリコン膜との間に電圧を印加してその間の容量を測定し、測定された容量に基づいてハフニウムシリケート膜の電気的膜厚を求めた。

アニールを行わないハフニウムシリケート膜の電気的膜厚は1.6nmであったが、アニールを行ったハフニウムシリケート膜の電気的膜厚は1.2nmであった。従ってハフニウム化合物膜に対してアンモニア雰囲気下でアニールを行うことにより、電気的膜厚が小さくなる、つまり比誘電率が高くなることが分かる。

[実施例4]

実施例2と同じ成膜条件（モノシランガスを使用）で、複数のP型シリコン基板の上にそれぞれ、膜厚12.63nmのハフニウムシリケート膜を成膜した。次いで、実施例3のアニール条件と同じアニール条件にて、当該膜をアンモニアガス雰囲気下でアニールした。

そして、このようにして得られたハフニウムシリケート膜付き基板をそれぞれ不活性ガス雰囲気下で800°C、850°C、900°C及び950°Cの温度で1分間加熱した。そして、加熱後のハフニウムシリケート膜のX線回折分析を行った。その結果を図8に示す。

この結果から分かるように900°Cで加熱した基板ではピークが現れているが、850°Cで加熱した基板ではピークが現れていない。従ってこの実施例で得られたハフニウムシリケート膜は、850°Cでは結晶化しないことが分かる。

また、実施例2（アニール無し）では850°Cでは結晶化していることから、モノシランガスを用いてハフニウムシリケート膜を成膜した場合においても、アンモニアを用いてアニールすることによりハフニウムシリケート膜の結晶化温度が高くなることが分かる。

[実施例5]

実施例3と同じ成膜条件およびアニール条件にて、ジシランガスを用いてハフニウムシリケート膜を成膜し、次いでこの膜をアンモニア雰囲気下でアニールした。その後、ハフニウムシリケート膜の上に、ジクロルシランガス及びアンモニ

アガスを用いて減圧CVDによりシリコン窒化膜を成膜した。アンモニアを用いたアニール後に測定したハフニウムシリケート膜の膜厚は2～3nm、シリコン窒化膜の膜厚は0.5～1.5nmであった。更に、シリコン窒化膜の上にゲート電極をなすポリシリコン膜を形成し、これによりMOSキャパシタ構造を得た。そしてゲート電極とP型シリコン基板との間に電圧を印加して印加電圧と容量との関係を調べた。その結果を図9に曲線(1)で示す。

[比較例3]

実施例5に対して、シリコン窒化膜が無いことのみ異なる薄膜トランジスタ構造を作成した。比較例3におけるハフニウムシリケート膜の膜厚は実施例5におけるハフニウムシリケート膜の膜厚とシリコン窒化膜の膜厚の和とほぼ同じにした。得られたMOSキャパシタ構造に対して上記と同様の試験を行った。その結果を図9に曲線(2)で示す。

実施例5および比較例3の試験結果を比較すると、ハフニウムシリケート膜の上にシリコン窒化膜を積層し、この積層体をゲートの容量膜とすることにより、より一層電気特性が改善されることがわかる。

請求の範囲

1. 反応容器内にてハフニウム有機化合物とシラン系ガスとを反応させてハフニウムシリケート膜を基板上に成膜することを特徴とする成膜方法。
2. 反応容器内は加熱雰囲気とされ、ハフニウム有機化合物は蒸気の状態で反応容器内に供給される、請求項1記載の成膜方法。
3. シラン系のガスは、モノシランガス及び／またはジシランガスである、請求項1または2に記載の成膜方法。
4. 基板上にハフニウム及び酸素を含むハフニウム化合物膜を成膜する工程と、前記成膜工程で得られたハフニウム化合物膜を、窒素及び水素からなる化合物ガスの雰囲気でアニールする工程と、を備えた成膜方法。
5. 窒素及び水素からなる化合物ガスはアンモニアガスである、請求項4記載の成膜方法。
6. ハフニウム化合物膜がアニールされた後、ハフニウム化合物膜の上にシリコン窒化膜を成膜する、請求項4または5記載の成膜方法。
7. ハフニウム化合物は、ハフニウム有機化合物とシラン系ガスとを反応させて得られたハフニウムシリケート膜である、請求項4乃至6のいずれか一項に記載の成膜方法。
8. 基板が搬入される反応容器と、
前記反応容器内の雰囲気を加熱する加熱手段と、
ハフニウム有機化合物の蒸気を前記反応容器に供給する第1のガス供給手段と、
シラン系のガスを前記反応容器に供給する第2のガス供給手段と、

前記反応容器内にてハフニウム有機化合物とシラン系ガスとを反応させてハフニウムシリケート膜が基板上に成膜されるように、前記加熱手段、第1のガス供給手段及び第2のガス供給手段を制御する制御手段と、
を備えたことを特徴とする成膜装置。

117

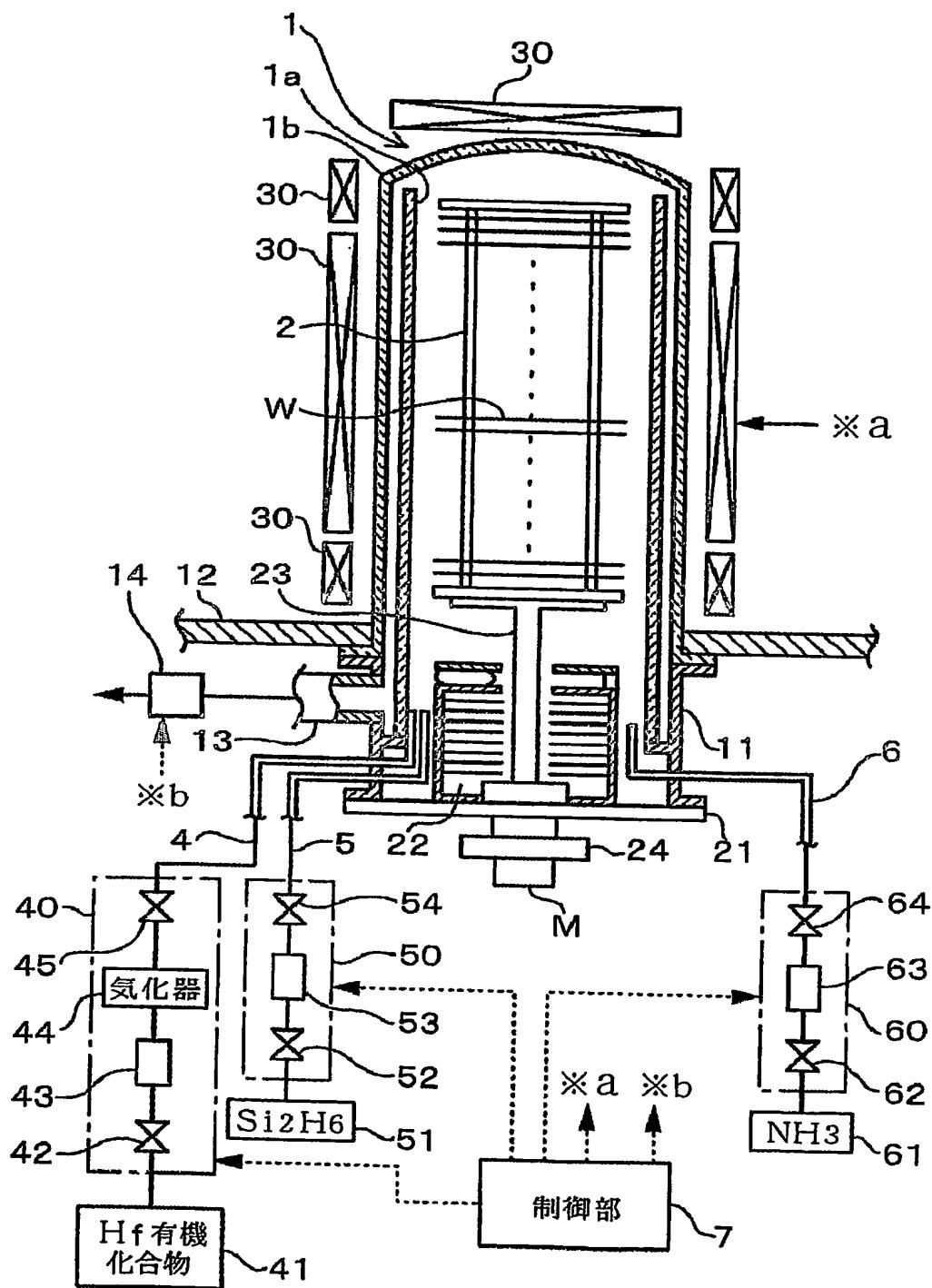


FIG. 1

2 / 7

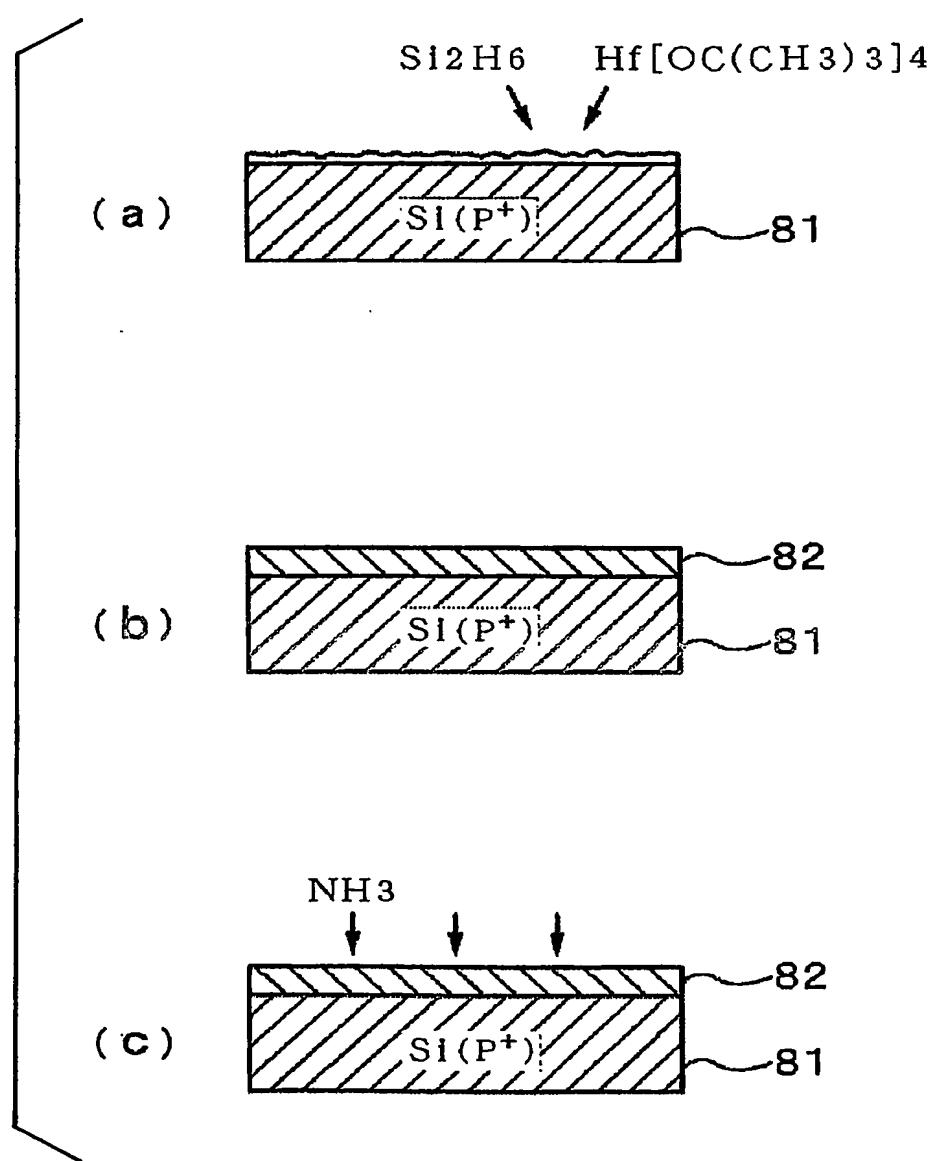


FIG. 2

3 / 7

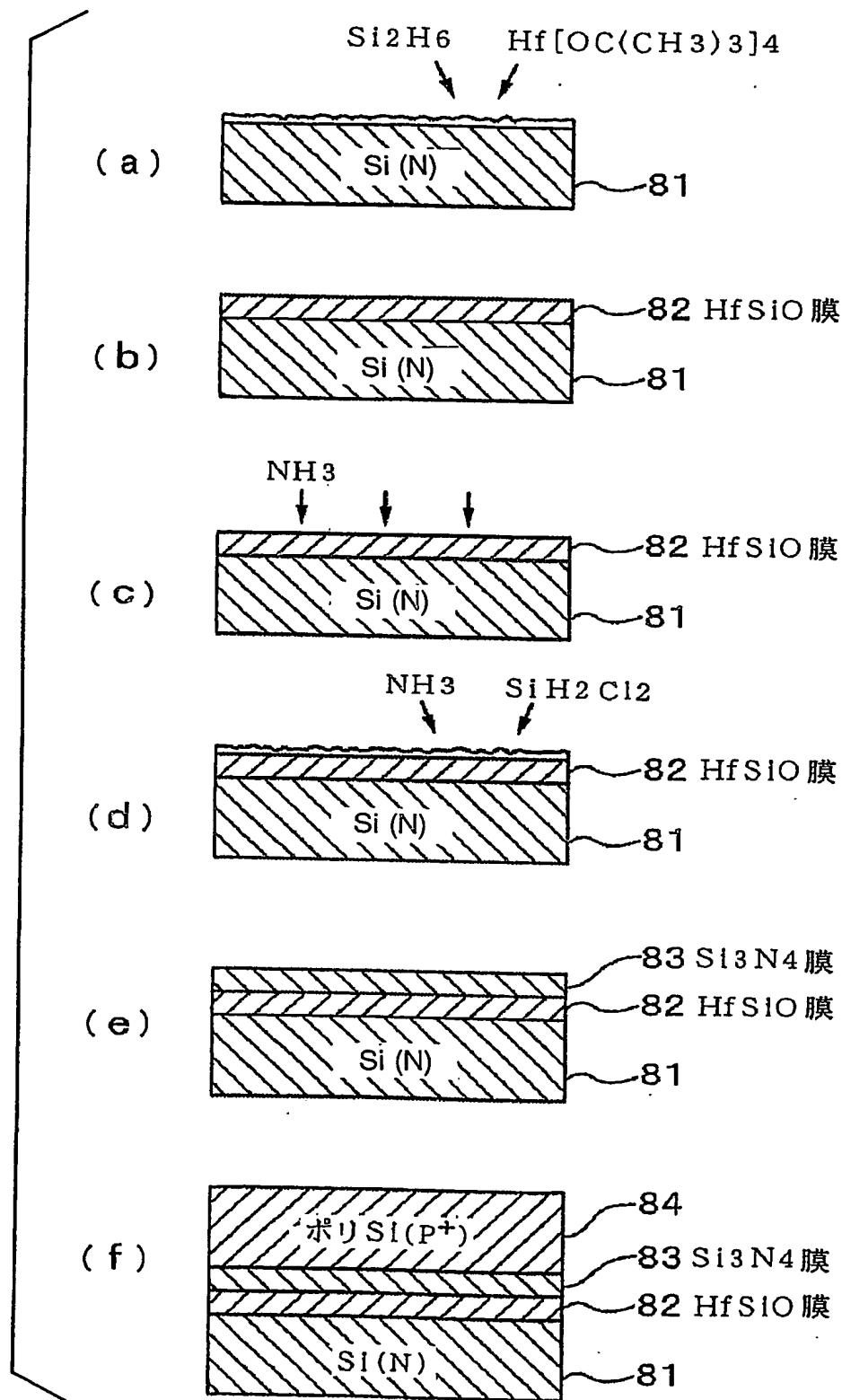


FIG. 3

4 / 7

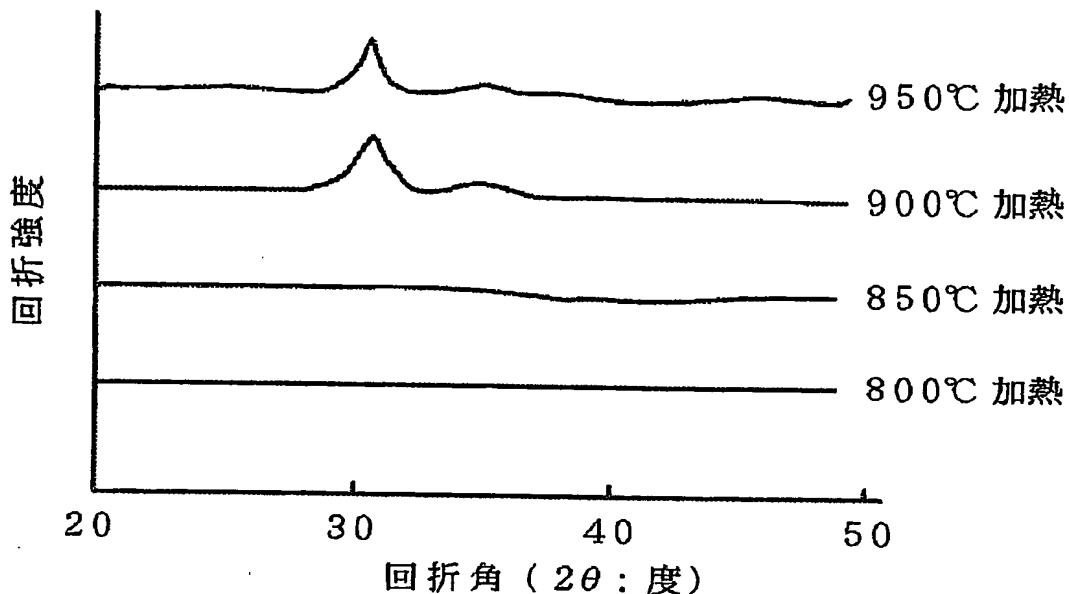
実施例 1 (Si₂H₆ 使用)

FIG. 4

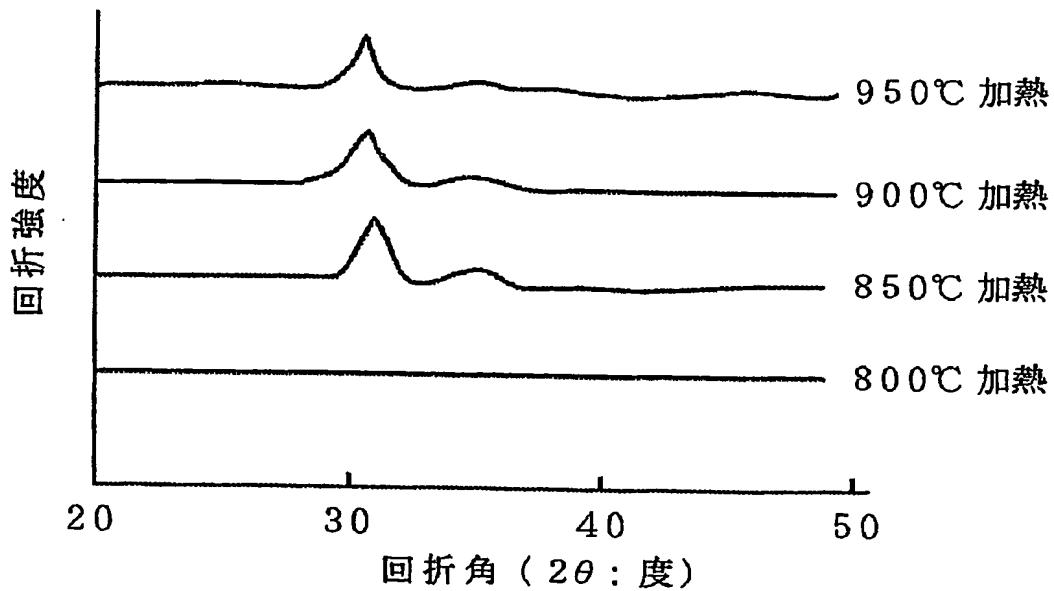
実施例 2 (SiH₄ 使用)

FIG. 5

5 / 7

比較例 1 (シラン系ガスを用いない)

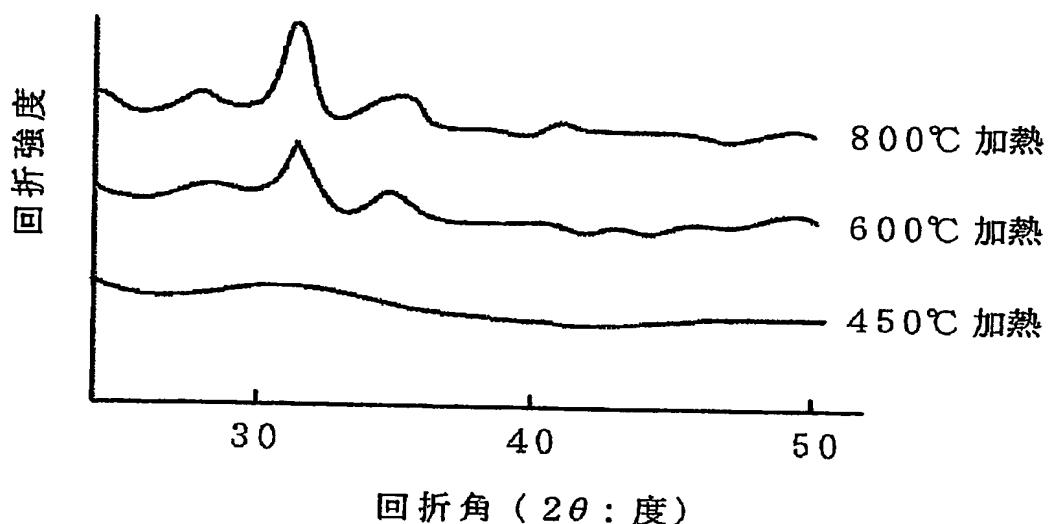


FIG. 6

実施例3 (Si2H6 使用 + NH3 アニール)

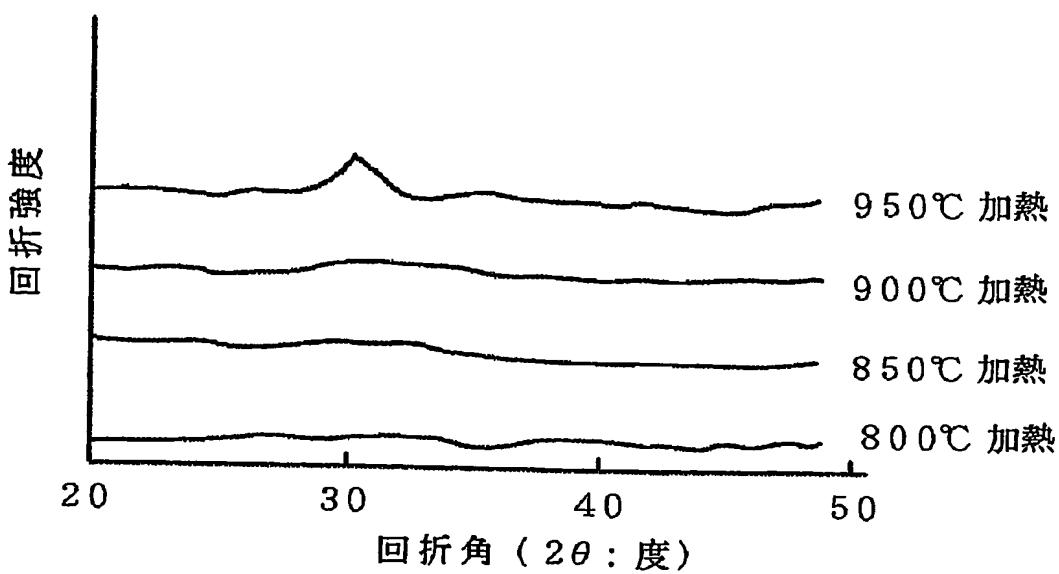


FIG. 7

6 / 7

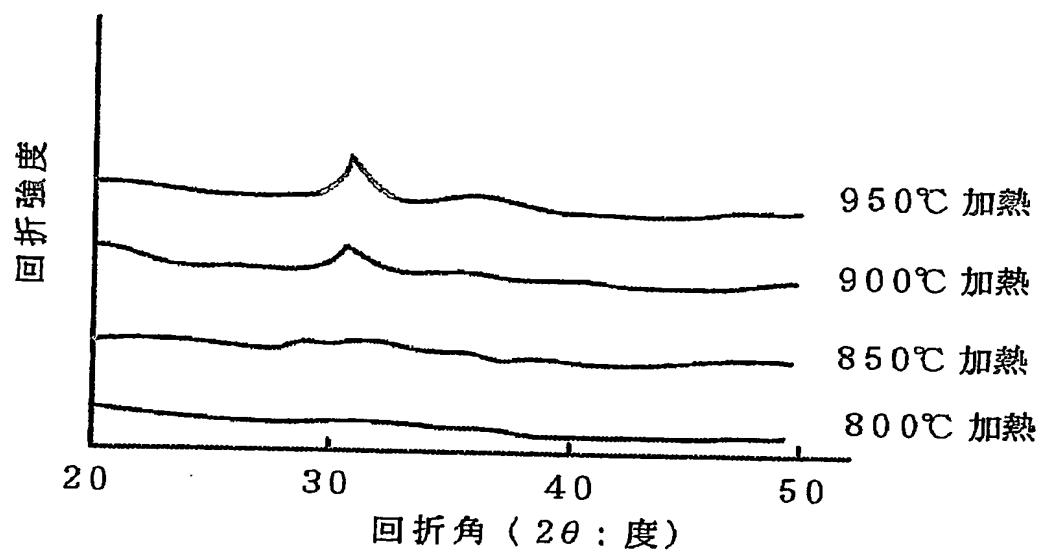
実施例4 (SiH₄使用 + NH₃アーチル)

FIG. 8

7/7

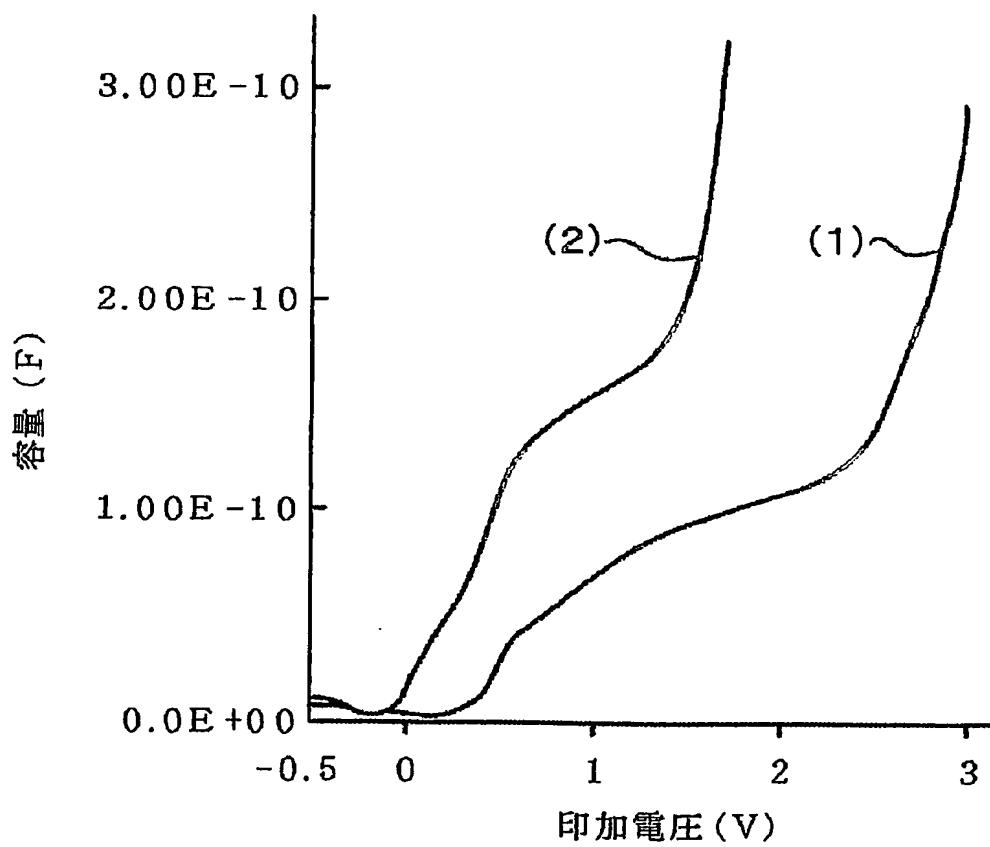


FIG. 9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005082

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L21/316, 21/31

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L21/312-21/318, 21/31, 29/76-29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2000-208508 A (Texas Instruments Inc.), 28 July, 2000 (28.07.00), Column 4, line 17 to column 6, line 9 & EP 1028458 A2 & US 6544875 B1	1-5, 7 <u>6, 8</u>
Y	JP 2003-8005 A (Matsushita Electric Industrial Co., Ltd.), 10 January, 2003 (10.01.03), Claims (Family: none)	6
Y	JP 7-122504 A (Tokyo Electron Ltd.), 12 May, 1995 (12.05.95), Column 2, line 33 to column 3, line 43; Fig. 1 (Family: none)	8

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier application or patent but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search
10 May, 2004 (10.05.04)

Date of mailing of the international search report
25 May, 2004 (25.05.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Faxsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005082

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-75976 A (Chartered Semiconductor Manufacturing, Inc.), 15 March, 2002 (15.03.02), Column 9, line 48 to column 10, line 6; Fig. 1 & TW 472300 A	8
P,X	JP 2003-273348 A (ProMOS Technologies Inc.), 26 September, 2003 (26.09.03), Column 3, line 45 to column 4, line 18; Fig. 9 & US 2003/0141560 A1	1,2,4-7
A	JP 2003-273348 A (Matsushita Electric Industrial Co., Ltd.), 10 January, 2003 (10.01.03), & WO 03/01605 A1 & US 2002/0195643 A1 & EP 1363333 A1	1-8

国際調査報告

国際出願番号 PCT/JP2004/005082

A. 発明の属する分野の分類(国際特許分類(IPC))

Int.C1' H01L21/316, 21/31

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int.C1' H01L21/312 - 21/318, 21/31, 29/76 - 29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

・ 日本国実用新案公報 1922-1996年
 ・ 日本国公開実用新案公報 1971-2004年
 ・ 日本国登録実用新案公報 1994-2004年
 ・ 日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X <u>Y</u>	J P 2 0 0 0 - 2 0 8 5 0 8 A (テキサス インスツルメンツ インコーポレイテッド) 2 0 0 0 . 0 7 . 2 8 , 第 4 欄第 1 7 行 ~ 第 6 欄第 9 行 & E P 1 0 2 8 4 5 8 A 2 & U S 6 5 4 4 8 7 5 B 1	1-5, 7 <u>6, 8</u>
Y	J P 2 0 0 3 - 8 0 0 5 A (松下電器産業株式会社) 2 0 0 3 . 0 1 . 1 0 , 特許請求の範囲 (ファミリーなし)	6

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

10.05.2004

国際調査報告の発送日

25.5.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

田中 永一

4R 9539

電話番号 03-3581-1101 内線 3469

C(続き) 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
Y	JP 7-122504 A (東京エレクトロン株式会社) 1995.05.12, 第2欄第33行～第3欄第43行, 図1 (ファミリーなし)	8
Y	JP 2002-75976 A (チャータード・セミコンダクター・マニュファクチャリング・インコーポレイテッド) 2002.03.15, 第9欄第48行～第10欄第6行, 図1 & TW 472300 A	8
PX	JP 2003-273348 A (プロモス テクノロジーズ インコーポレイテッド) 2003.09.26, 第3欄第45行～第4欄第18行, 図8 & US 2003/0141560 A1	1, 2, 4-7
A	JP 2003-273348 A (松下電器産業株式会社) 2003.01.10 & WO 03/01605 A1 & US 2002/0195643 A1 & EP 1363333 A1	1-8